반도체 공정 교육 프로그램

아주대학교

ASPEC

ASPEC : Ajou Semiconductor Process Education Center

반도체 공정교육 프로그램 안내 (1)

[교육 명]

반도체 소자 제작 공정 교육

[교육 내용]

- ✓ 반도체 소자 제작을 위한 주요 단위 공정과 집적 공정에 대한 이론 교육
- ✓ Ajou Fab. 설비을 이용한 반도체 소자 제작 (9 masks & CMOS Process)

  → 교육생이 직접 웨이퍼 핸들링 (본 교육 과정에서 제공하는 최고의 특전)
- ✓ Probe Station & Parameter Analyzer을 활용한 제작된 소자의 전기적 특성 측정

  → 교육생 본인이 제작한 소자를 직접 측정

[교육 목적]

- ✓ 실무형 반도체 공정 교육을 통한 반도체 관련 중소기업 인력의 업무 능력 향상
- ✓ 반도체 공정 및 소자에 대한 기반 교육을 통한 반도체 관련 인력의 국가경쟁력 제고

ASPEC

반도체 공정교육 프로그램 안내 (2)

[교육 주관]

아주대학교 전자공학과

[교육 일정]

- ✓ 8월 26일(금)~ 9월 2일(금), 27(토), 주간 (7일) 56시간, 이론+실습
- ✓ 세부 일정 참조

[교육 장소] ※ 신청자 별도 안내 예정

- ✓ 아주대학교 전자공학과 강의실
- ✓ 반도체 공정 실험동 (Fab.) & 측정실
- ✓ Nano 기술원 : Ion Implantation 공정 외주

[교육 인원]

- ✓ 10명 ~ 15명

ASPEC

반도체 공정교육 프로그램 안내 (3)

[교육 대상]

- ✓ 반도체 관련 중소기업 및 대기업 종사자
- ✓ 경기도 소재 반도체 관련 업체 우대

[교육비]

- ✓ 1인당 250만원

  ※ 카드결재 불가, 입금안내 별도 송부
- ✓ 포함 내용 : 공정 실습 재료비, 교재, 식사(점심), 다과, 주차비

[교육 특전]

- ✓ 교육 수료증 발부
- ✓ 공동 연구 및 개발에 대한 우선 협력업체
- ✓ 교육 결과물 (웨이퍼) 소장 가능

ASPEC

세부 교육 일정 @주간 (1)

	교육시간	교육내용
***1*일차 (*8/26,* 금)**	09:00~ 10:30	Photolithography, Dry Etch & Wet Cleaning
	10:30~ 12:00	Ion Implantation & Diffusion, Oxidation & CMP
	12:00~ 13:00	중식
	13:00~ 14:00	CMOS Integration @ASPEC
	14:00~ 16:00	
	16:00~ 18:00	Ajou Fab 소개 & Fab Tour
***2*일차 (*8/27,* 토)**	09:00~ 10:30	F/I ~ Buffer Oxidation
	10:30~ 12:00	SiN Deposition & Densification
	12:00~ 13:00	중식
	13:00~ 14:00	1.0 Active Patterning
	14:00~ 16:00	STI Etch Damage Curing
	16:00~ 18:00	STI Gap- Fill @PECVD Oxide
***3*일차 (*8/29,* 월)**	09:00~ 10:30	1.5 Active- II Patterning
	10:30~ 12:00	
	12:00~ 13:00	중식
	13:00~ 14:00	SiN Removal
	14:00~ 16:00	2.0 NW Photo
	16:00~ 18:00	3.0 PW Photo

ASPEC

세부 교육 일정 @주간 (2)

***4*일차**	09:00~ 10:30	Well Annealing & Sacrificial Oxidation
***(8/30,* 화)**	10:30~ 12:00	
	12:00~ 13:00	중식
	13:00~ 14:00	Gate Oxidation & Poly- Si Deposition
	14:00~ 16:00	4.0 Gate Patterning
	16:00~ 18:00	
***5*일차**	09:00~ 10:30	5.0 N+SD Photo
***(8/31,* 수)**	10:30~ 12:00	6.0 P+SD Photo
	12:00~ 13:00	중식
	13:00~ 14:00	S/D Activation & ILD Deposition
	14:00~ 16:00	7.0 Contact Patterning & Al Evaporation
	16:00~ 18:00	
***6*일차**	09:00~ 10:30	8.0 Metal Patterning & Alloy (F/O)
***(9/1,* 목)**	10:30~ 12:00	
	12:00~ 13:00	중식
	13:00~ 14:00	Probe Station 사용법 교육
	14:00~ 16:00	전기적 특성 측정 및 분석(1)
	16:00~ 18:00	

ASPEC

세부 교육 일정 @주간 (3)

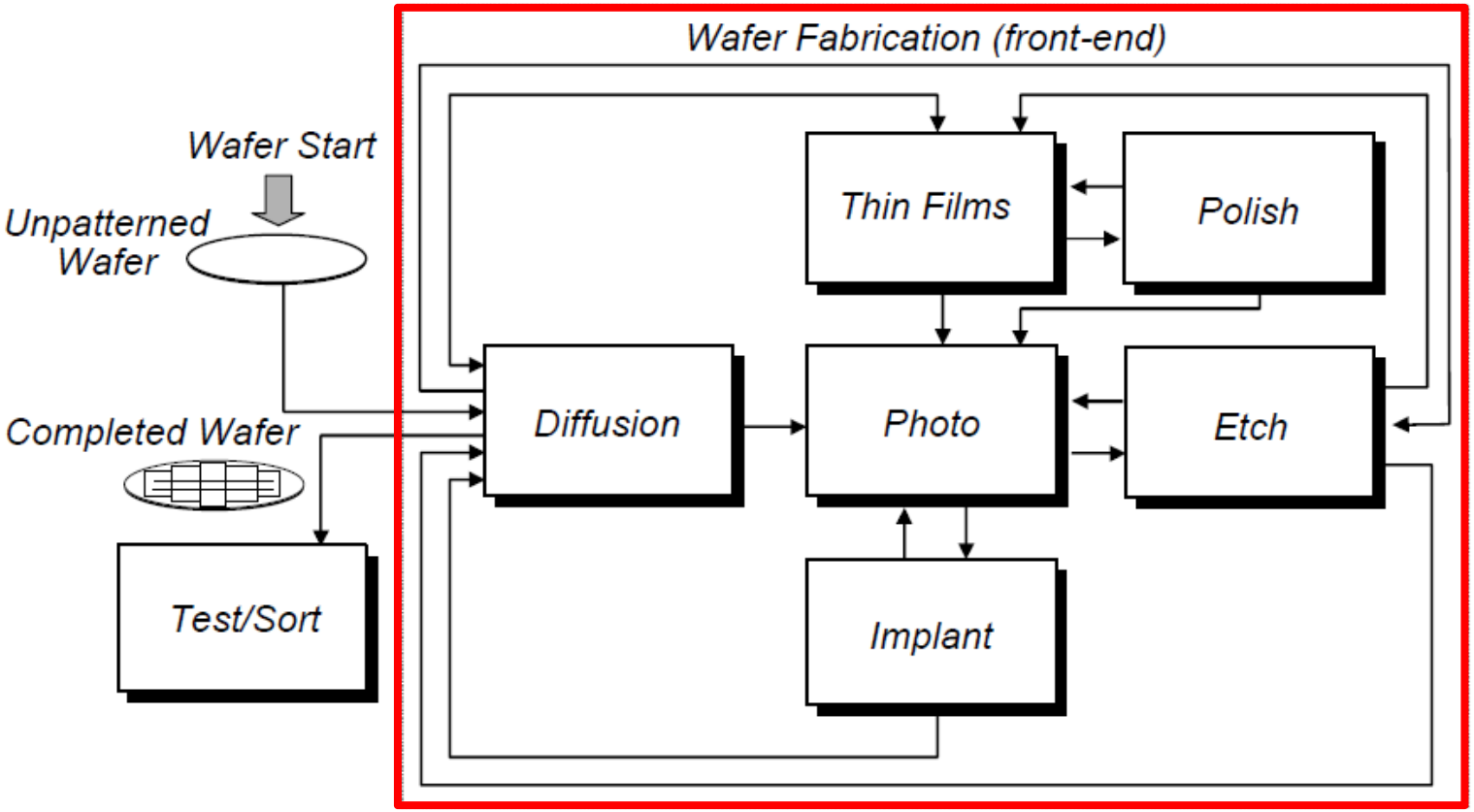
7일차	09:00~ 10:30	전기적 특성 측정 및 분석(2)
	10:30~ 12:00	
(9/2, 금)	12:00~ 13:00	중식
	13:00~ 14:00	전기적 특성 측정 및 분석(3)
	14:00~ 16:00	팀별 발표(1)
	16:00~ 18:00	팀별 발표(2) 및 과정 정리

ASPEC

교육 내용 소개 @단위 공정

◈ Goal : Understand the basic principles of key unit processes

◈ Contents : Photo, Etch, Diffusion, Ion Implant, Thin Films, CMP, Cleaning



Six Major Production Areas

ASPEC

교육 내용 소개 @Fabrication Process

◈ **Goal : Understand integration process to fabricate transistors**

◈ **Contents : Fabricate transistors using fab tools for photo-lithography, etch, cleaning, CVD, and metal evaporation**

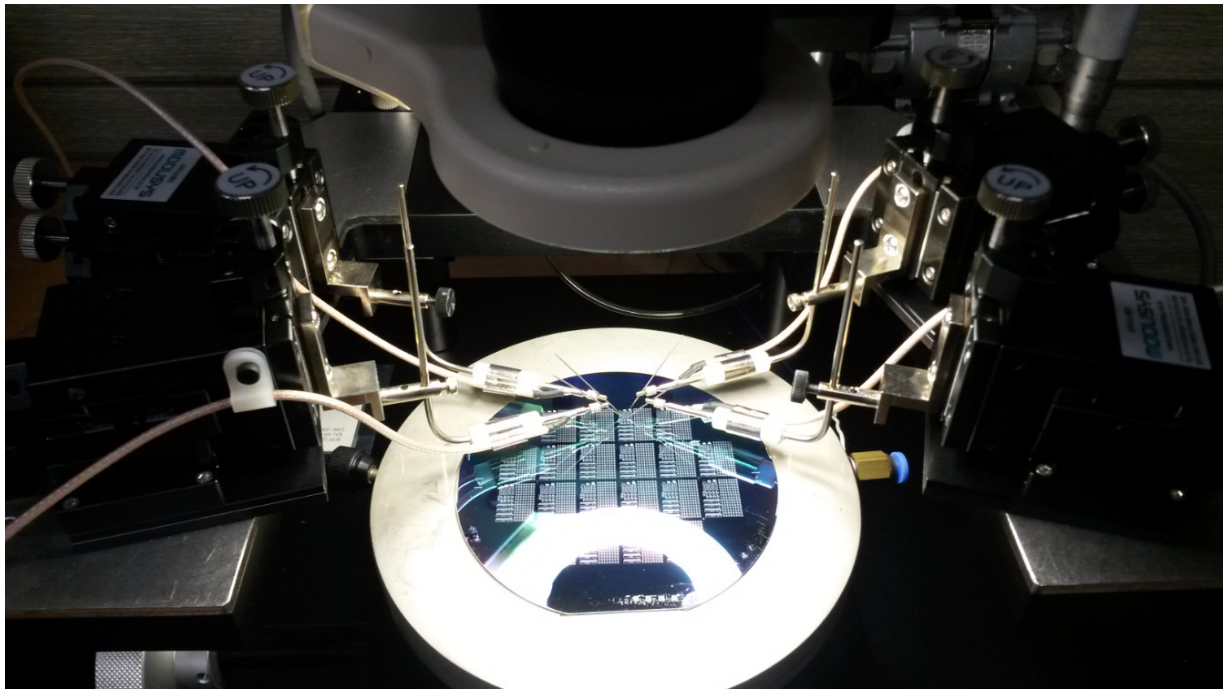
Category	Items	Details	Remarks
Device Structure		N & P MOSFET	
Material	Substrate	P-type Silicon wafer	4-inch
	Gate	Poly-Si	
	Electrode	Aluminum	
Process	# of masks	8 layers	Active, Well IIP, Gate, S/D IIP Contact, Electrode
	Isolation	STI	Gap fill & Etch Back
	Doping	Ion Implantation	Nano Fab.
Structure	Source & Drain	Self-aligned, Non-silicide	
	Junction	N+/P & P+/N junction	
	Contact	Si-Al alloy	Aluminum with 1% Si

ASPEC

교육 내용 소개 @Electrical Characterization

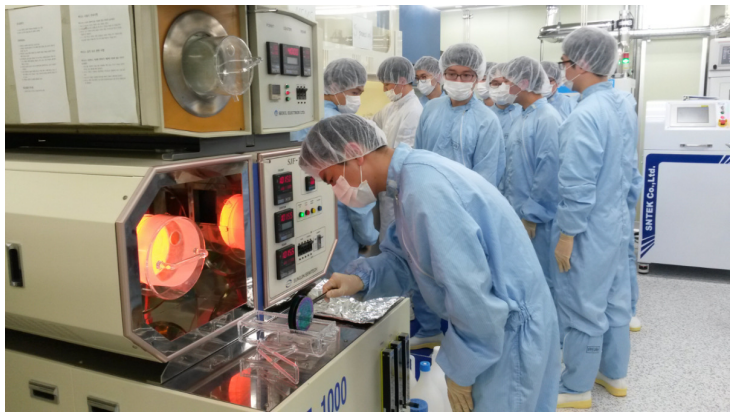
◈ Goal : Understand the procedure of electrical characterization of devices

◈ Contents : Electrical measurement of MOSFET, MOS capacitor, diodes resistors, and circuits

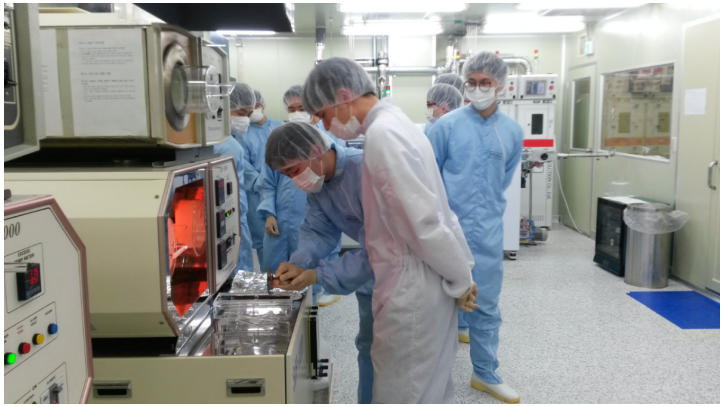


ASPEC

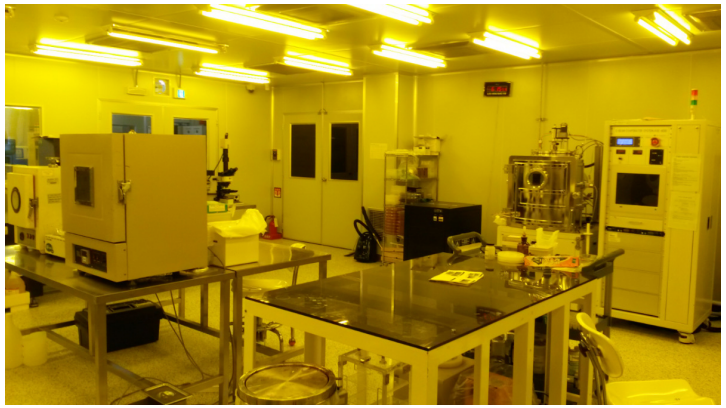
[별 첨]



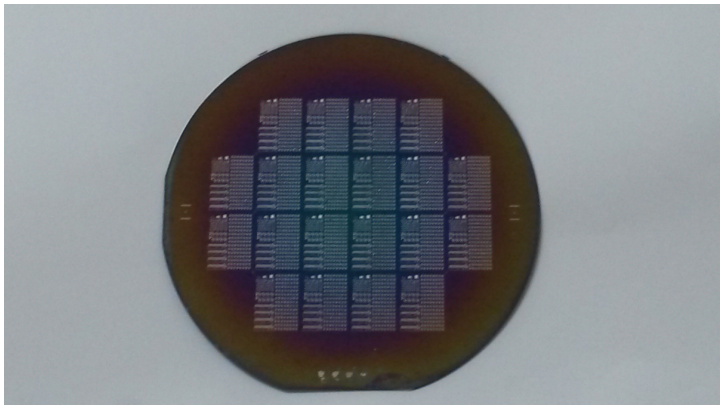
ASPEC



ASPEC



ASPEC



ASPEC